

# 2024 International Solid-State Circuits Conference

## (ISSCC) Review

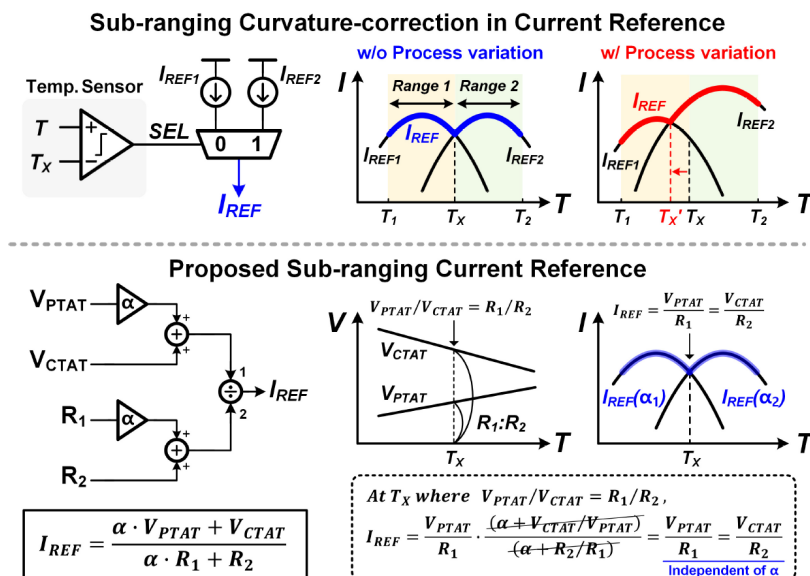
경희대학교 전자공학과 최우준 교수

### Topic : Analog

#### Session 3 : Analog Techniques

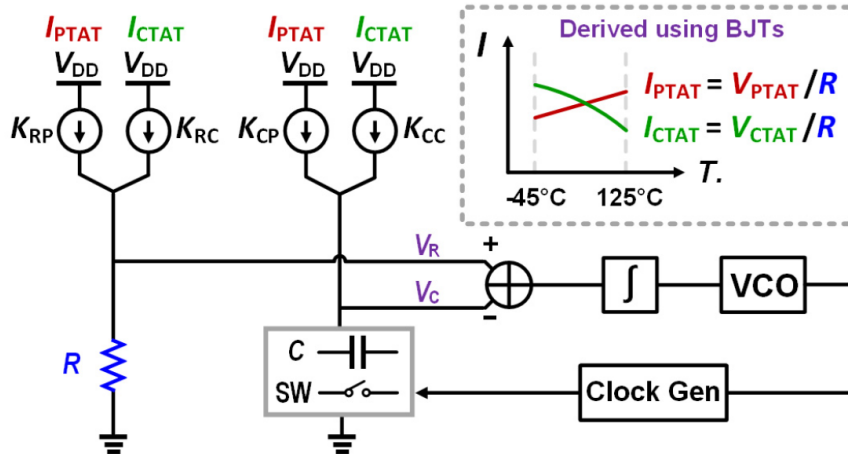
Session 3 Analog Techniques 에서는 Frequency reference, Crystal oscillator, Sensor interfaces, Sampler, Amplifier 등 총 10편의 논문이 발표되었다. 기존의 Analog techniques와 Sensor interfaces는 같은 Analog subcommittee에서 다른 Session으로 구분되었지만, 올해는 통합되어 다양한 Application에 적용된 Analog technique을 확인할 수 있었다. 이 중, High-precision Current/Frequency reference와 Scalable sensor interface에 대한 3개의 논문을 살펴보고자 한다.

#3-1 본 논문은 KAIST에서 발표한 논문으로, 두 개의 온도 범위에 따른 Reference current를 생성하여 2차 이상의 Temperature coefficients (TC)를 보상하는 Current reference를 제안한다. 온도 범위를 나누는 Sub-ranging을 적용할 때 Process variation에 따라 교차점이 바뀌기 때문에 추가적인 Curvature error가 발생할 수 있지만, 본 논문에서는 Reference current를 만들어내기 위한 Resistor와 PTAT (Proportional-to-Absolute-Temperature)/CTAT (Complementary-to-Absolute-Temperature) voltage을 같은 비율로 맞춰 이를 해결했다. 그 결과로서, 어떠한 외부 교정 기법 없이  $-20^{\circ}\text{C}$ 에서  $125^{\circ}\text{C}$ 까지의 온도 범위 내 5개 Process corner에서 제작된 45개 샘플에 대해  $11.4\text{ppm}/^{\circ}\text{C}$ 의 TC를 달성하였다.



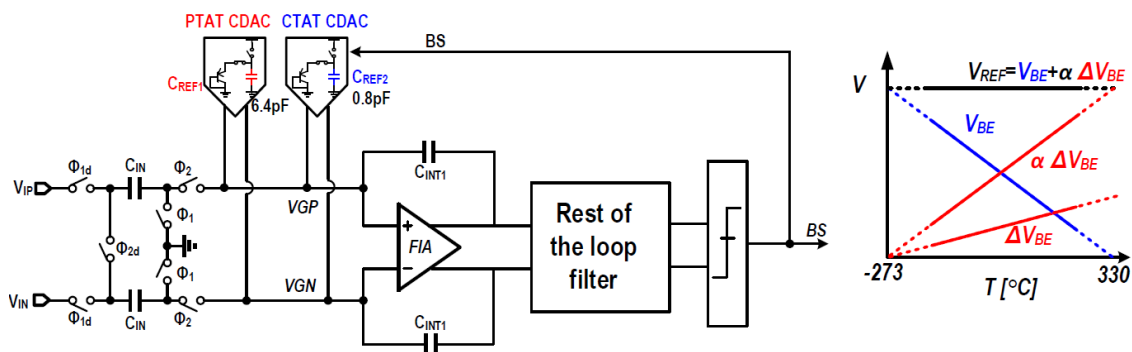
[그림 1] #3-1 논문에서 제안하는 Sub-ranging current reference 구조.

#3-2 본 논문은 TU Delft에서 발표한 RC frequency reference에 관한 논문이다. RC frequency reference의 출력 주파수는 RC time constant에 의하여 결정되는데, Resistor와 Capacitor에 PTAT, CTAT current로 각각을 biasing 하고, 2-point trimming을 통해 2차 TC를 보상하였다. Resistor biasing을 사용했던 같은 그룹의 이전 논문 (31.5ppm/°C)과 비교할 때 더 높은 Temperature accuracy (10.6ppm/°C)를 달성하였다. 또한, Diffusion resistor 만을 사용하여, 최근 RC frequency reference에 제기되는 Aging 문제를 해결하고자 하였고, 그 결과로 150°C에서 1주 간의 Aging 이후 18.2ppm/°C에 해당하여 크게 손상되지 않는 TC 성능을 보여주었다.



[그림 2] #3-2 논문에서 제안하는 2차 TC가 보상된 RC frequency reference 구조.

#3-4 본 논문은 Vango Technologies에서 발표한 논문으로, Dynamic bandgap reference (BGR)을 내장한 Bandwidth/Power scalable sensor interface를 제안한다. Sensor interface의 ADC Scalability와 Power/Area efficiency 향상시키기 위하여 Dynamic BGR을 ADC의 Reference로서 활용한다. 해당 BGR은 Capacitively biased BJT diode로 설계되어, Buffer 없이 Discrete-time ADC의 입력단에 적용될 수 있고 All dynamic 동작에 의하여 Bandwidth/Power scalability를 향상시킨다. 그 결과로서 30배의 Power 조절, 60배의 Bandwidth 조절이 가능하고, trimming 없이 ±0.26%의 Temperature inaccuracy 및 BGR을 포함하여 165.3dB의 SNDR FOM을 달성하였다.

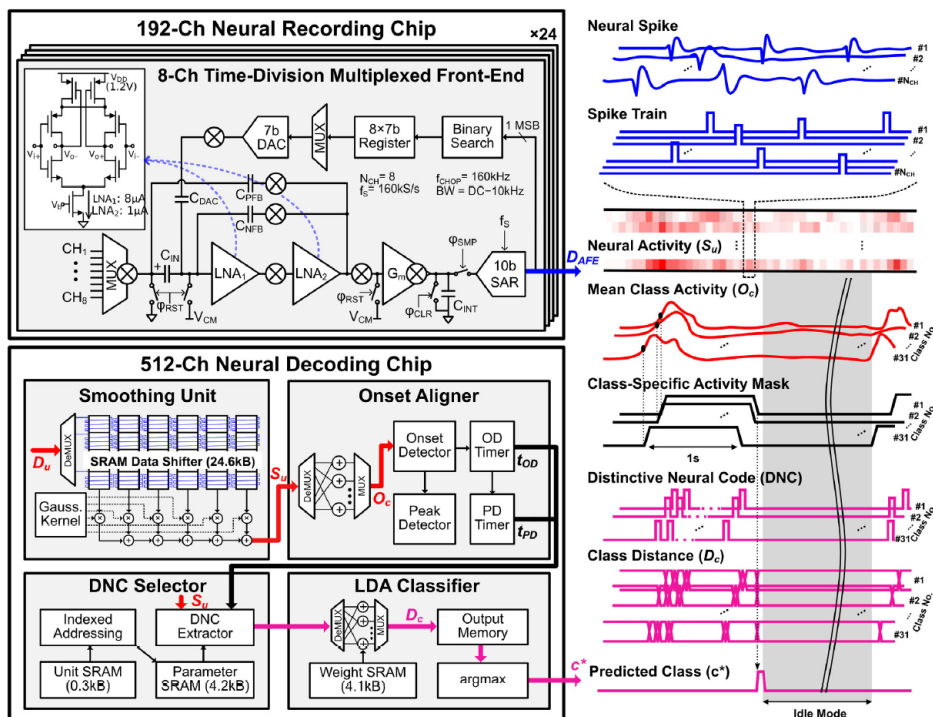


[그림 3] #3-4 논문에서 제안하는 Embedded dynamic BGR 기반의 ADC.

### Session 33 : Intelligent Neural Interfaces and Sensing Systems

Session 33 에서는 On-body wearable과 In-body Implant을 위한 Intelligent Neural Interfaces and Sensing Systems에 대한 총 11편의 논문이 발표되었다. 이 중, Brain machine interface (BMI) chipset과 Neuromodulation chipset network에 대한 2개의 논문을 살펴보고자 한다.

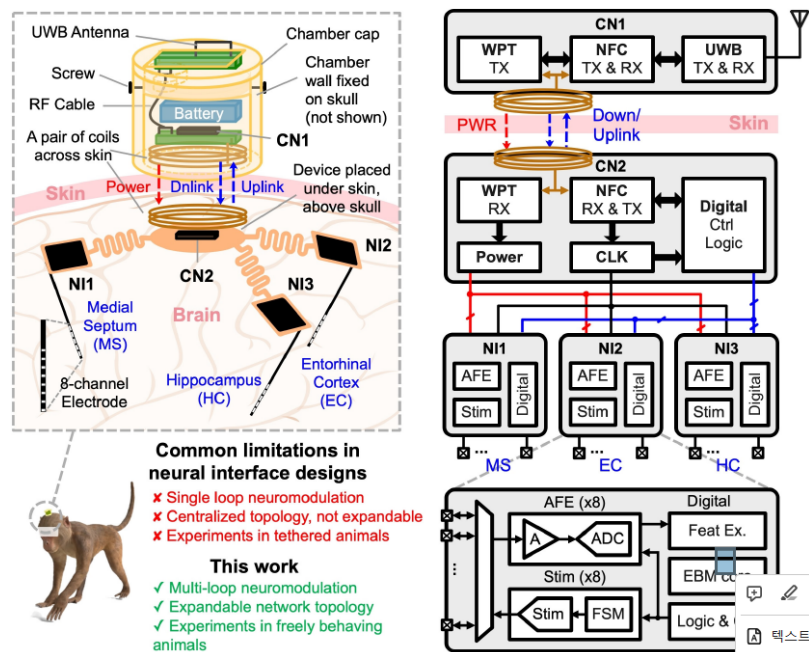
#33-3 본 논문은 EPFL에서 발표한 논문으로, Brain-to-text conversion을 위한 저전력, 초소형의 BMI chipset을 제안한다. 해당 Chipset은 192-채널 고대역폭 Neural recording AFE와 저차원의 Distinctive neural codes (DNCs)를 이용한 512-채널의 Neural decoder로 구성된다. 기존 BMI와 비교할 때, DNC classification을 통해 Decoding accuracy와 Data rate reduction을 향상하였다. 또한, 24개의 8-채널 Time-division multiplexing을 이용하여, 192-채널 Neural recording chip의 사용 전력과 면적을 줄였다. 그 결과로서 192-채널 Neural recording chip에 대해 0.009mm<sup>2</sup> Area/ch, 3.44μW Power/ch, 512-채널 Neural decoding chip에 대해 약 90%의 Accuracy와 함께 0.0015mm<sup>2</sup> Area/ch, 0.44μW Power/ch을 달성하였다.



[그림 4] #33-3 논문에서 제안하는 BMI chipset 구조.

#33-4 본 논문은 University of Toronto에서 발표한 Multi-loop neuromodulation chipset network에 관한 논문이다. 기억 능력과 가장 밀접한 뇌의 Hippocampus (HC) 부분을 직접적으로 자극하면 기억 손상을 유발하므로, Medial septum (MS)와 Entorhinal cortex (EC)로 구성된 Multi-loop neuromodulation을 활용한다. 전체 시스템은 각 세 부위에서 Neural recording AFE와 Stimulation

로 구성된 Neural interface와 세 부위의 중심 노드에 무선 전력/데이터 전송 회로로 구성된다. 특히, Neural recording AFE는 3개의 mode로 동작할 수 있으며, Low-noise amplifier와 Continuous-time ADC를 통해 Recording signal에 따른 Bandwidth와 Resolution을 지원할 수 있다. 또한, On-chip으로 구현된 Accelerated feature extraction engine과 Explainable boosting machine 기반의 Closed-loop stimulation은 Energy efficiency와 Latency를 향상시켰다. 그 결과로서 Multi-loop neuromodulation이 In-vivo 실험을 통해 검증되었고,  $0.19\mu\text{J}/\text{class}$ 의 Energy, 99.3%의 Specificity, 98.5%의 Sensitivity를 달성하였다.



[그림 5] #33-4 논문에서 제안하는 Multi-loop neuromodulation chipset network 구조.

## 저자정보



### 최우준 교수

- 소 속 : 경희대학교 전자공학과
- 연구분야 : Sensor Interfaces, Biomedical Circuits and Systems, Analog/Mixed-Signal ICs
- 이 메 일 : wjchoi@khu.ac.kr
- 홈페이지 : <https://sites.google.com/view/mickhu>